

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-055278

(43)Date of publication of application : 24.02.1998

(51)Int.Cl.

G06F 9/445

G06F 9/06

G06F 15/78

(21)Application number : 08-210071

(71)Applicant : TOSHIBA MICROELECTRON
CORP

TOSHIBA CORP

(22)Date of filing : 08.08.1996

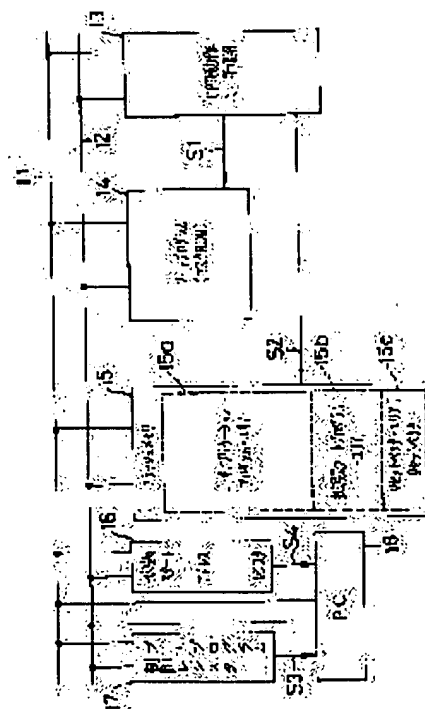
(72)Inventor : TOZAWA HIROSHI

(54) MEMORY MIXED MICROCOMPUTER

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent unrequired rewrite/elimination by a third party by dividing the data storage area of a flash memory into an extension area for a boot program and an area for a user application program and using them.

SOLUTION: The flash memory 15 is a nonvolatile memory and is provided with a user application program area 15a for the user application program, an extension boot program area 15b which is the extension area of the boot program and a reset vector area 15c as data storage areas. Then, the data of a boot control program control register 17 are provided with the information of whether or not to shift to an extension boot program and the value of an extension start address register 16 is set to a program counter 18 in the case of performing shifting. As a result, control is shifted to a customized extension boot program and the write of an object program or the like is performed.



LEGAL STATUS

[Date of request for examination] 21.11.2000
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than abandonment the examiner's decision of rejection or application converted registration]
[Date of final disposal for application] 26.05.2004
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開

特開平10-

(43) 公開日 平成10年(

(51) Int.Cl. ⁶	識別記号	片内整理番号	P I	
G 0 6 F 9/445			G 0 6 F 9/06	4 2 0 M
9/06	5 4 0			5 4 0 M
15/78	5 1 0		15/78	5 1 0 A

審査請求 未請求 請求項の数 4 O L

(21) 出願番号 特願平8-210071

(22) 出願日 平成8年(1996)8月8日

(71) 出願人 000221199

東芝マイクロエレクトロニクス
神奈川県川崎市川崎区駅前本町

(71) 出願人 000003078

株式会社京芝
神奈川県川崎市幸区堀川町72番

(72) 発明者 戸澤 浩

神奈川県川崎市川崎区駅前本町
京芝マイクロエレクトロニクス

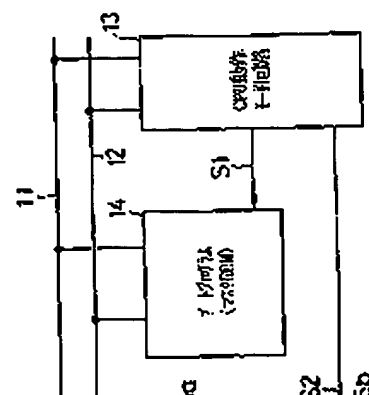
(74) 代理人 弁理士 三好 秀和 (外 3 名)

(54) 【発明の名称】 メモリ混載マイコン

(57) 【要約】

【課題】 オンボードプログラム仕様を容易にカスタマイズ化することにより第三者による不要な書き換え/消去を防ぐことができるフラッシュメモリ混載マイコンを提供する。

【解決手段】 所定のモード動作を行う中央演算処理部と、前記中央演算処理部と共にモノリシック基板上に形成されたフラッシュメモリと、ブードモードでの起動時に前記フラッシュメモリへプログラムを書き込むイニシャルプログラムローダとして機能するブートプログラム



(2)

特開平10

1

2

【特許請求の範囲】

【請求項1】 所定の動作モードで装置全体の動作を制御する中央演算処理部と、該中央演算処理部に接続された第1および第2の記憶手段とを備え、ブートモードでの起動時に前記第2の記憶手段へプログラムを書き込むイニシャルプログラムローダとして機能するブートプログラムを前記第1の記憶手段に格納したメモリ混載マイコンにおいて、

前記第2の記憶手段内に前記ブートプログラムを拡張し、前記第2の記憶手段のデータ記憶領域を、前記ブートプログラム用の拡張領域とユーザアプリケーションプログラム用の領域とに分割して使用することを特徴とするメモリ混載マイコン。

【請求項2】 前記第2の記憶手段内に前記ブートプログラムを拡張した後のブートモードでの起動は、拡張したブートプログラムから行うことを特徴とする請求項1記載のメモリ混載マイコン。

【請求項3】 上記第1の記憶手段がマスクROMから成り、上記第2の記憶手段がフラッシュメモリから成ることを特徴とする請求項2記載のメモリ混載マイコン。

【請求項4】 メモリ混載マイコンであって、アドレスバスおよびデータバスと、前記アドレスバスおよびデータバスに接続されたCPU動作モード回路と、前記アドレスバスおよびデータバスに接続されたマスクROMと、前記アドレスバスおよびデータバスに接続されたフラッシュメモリと、前記アドレスバスおよびデータバスに接続された拡張スタートアドレスレジスタと、前記アドレスバスおよびデータバスに接続されたブートプログラム制御レジスタと、前記アドレスバスおよびデータバスおよび拡張スタートアドレスレジスタおよびブートプログラム制御レジスタに接続されたプログラムカウンタとを具備することを特徴とするメモリ混載マイコン。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、オンボードプログラミング時に使用されるフラッシュメモリを備えたメモリ混載マイコンに関する。

【0002】

【従来の技術】従来、この種のフラッシュメモリ混載マイコンは、図3に示すようなものがあった。

【0005】CPU動作モード回路11は選択信号S11により、マスクROM113から出力された選択信号S12に、メモリ115内のブートプログラムが記憶されている。マスクROM114に格納されたプログラムは、ブートモード時のイニシャルローダの役割を担い、ユーザアプリケーションをフラッシュメモリ115に書き込む。

【0006】このように、フラッシュメモリのブートプログラムはマスクROMに格納され、マイコンユーザは半導体メーカーが標準プログラム仕様でオンボードプログラムを格納する。

【発明が解決しようとする課題】しかし、従来のフラッシュメモリ混載マイコンでのプログラミング方式では、ブートプログラムを格納するため、マイコンユーザが意図しない第1のプログラムの消去/書き換え等によるプログラムの格納が困難であった。

【0008】また、マスクROMに格納されたプログラムをマイコンユーザ毎に変更するコストが高くなるためカスタム製品となるため生産効率が低下し、高度な在庫管理が必要となる。さらに、マイコンユーザはゼロTAT（Turn Around Time）を実現するためにフラッシュメモリ混載マイコンにTATが低くなることを求める。

【0009】一方、カスタマイズしたプログラムの格納を可能とするため、内蔵のRAMにユーザプログラムを格納するRAM転送モードを採用している。しかし、この方式では、例えばRAMの中でRAMをデータバッファに使用する場合、RAMの容量が不足するといった問題があり、加えて、RAMの転送速度が遅いため、RAM転送モードでのプログラミングを毎回RAMに格納しないのでオンボードプログラミングという問題もあった。

【0010】本発明は、上述の如き従来技術の欠点を解消するためになされたもので、その目的は、

(3)

特開平 10

3

4

【課題を解決するための手段】上記目的を達成するために、第1の発明の特徴は、所定の動作モードで装置全体の動作を制御する中央演算処理部と、該中央演算処理部に接続された第1および第2の記憶手段とを備え、ブートモードでの起動時に前記第2の記憶手段へプログラムを書き込むイニシャルプログラムローダとして機能するブートプログラムを前記第1の記憶手段に格納したメモリ混載マイコンにおいて、前記第2の記憶手段内に前記ブートプログラムを拡張し、前記第2の記憶手段のデータ記憶領域を、前記ブートプログラム用の拡張領域とユーザアプリケーションプログラム用の領域とに分割して使用することにある。

【0012】この第1の発明によれば、第2の記憶手段内へのブートプログラムの拡張により、オンボードプログラミングを実現するために用意されているブートプログラムの仕様の変更/追加をマイコンユーザが必要に応じて行えるようになる。これにより、オンボードプログラム仕様を容易にカスタマイズ化することができ、第三者による不要な書き換え/消去を防ぐことができる。さらに、ブートプログラム仕様をユーザ側で変更してもらうことにより半導体メーカーの生産効率向上や在庫管理業務等の削減を図ることができる。

【0013】第2の発明の特徴は、上記第1の発明において、前記第2の記憶手段内に前記ブートプログラムを拡張した後のブートモードでの起動は、拡張したブートプログラムから行うことにある。

【0014】この第2の発明によれば、第2の記憶手段内へ拡張するブートプログラムを毎回転送/書き込む操作が不要となり、オンボードプログラミングの効率向上を図ることができる。

【0015】

【発明の実施の形態】以下、本発明の実施形態を図面に基いて説明する。図1は、本発明の第1実施形態に係るフラッシュメモリ混載マイコンの要部構成ブロック図である。

【0016】このフラッシュメモリ混載マイコンは、アドレスバス11及びデータバス12を備えており、該アドレスバス11及びデータバス12には、CPU動作モード回路13、マスクROM14、フラッシュメモリ15、拡張スタートアドレスレジスタ16、ブートプログ

ラムは、通常ブートモードで実行するイニシャルプログラムローダ、例えばシリアル通信ラインから受信リケーションプログラムを、指定されたメモリ15の領域に書き込む機能を有する。形態のブートプログラムには、上記イニシャルローダの機能以外にフラッシュメモリ15のブートプログラムを使用するか否かにはフラッシュメモリ15のどの領域を情報（以下、拡張用情報）を入力するた

【0019】フラッシュメモリ15は、例えば可能回数が多い不揮発性メモリであり、エリアとして、ユーザアプリケーションプログラムの拡張領域であるプログラム・エリア15bと、リセットベクタとを備えている。CPU動作モード回路13は、選択された選択信号S2により、フラッシュメモリ15のプログラムが選択されるようになってい

【0020】また、ブートプログラム領域の上記拡張用情報の設定用に、拡張プログラムのスタートアドレスを設定する拡張レジスタ16と、マスクROM14上からフラッシュメモリ15上の拡張領域に制御を移すためのブートプログラム17とを備えている。そして、これら拡張レジスタ16及びブートプログラム17の出力側にはプログラムカウンタ（PC）

【0021】プログラムカウンタ（PC）マイコンが次に実行する命令のアドレスで、ブートプログラム制御レジスタ17、PC書き換え信号S3と、拡張スタートアドレス16から出力されるスタートアドレスS

【0022】次に、以上のように構成されたメモリ混載マイコンの動作を説明する。

【0023】マスクROM14上のブートプログラムは、このレジスタ16、17に値を設定

(4)

特開平 10

5

6

レジスタ 17 のデータは、拡張ブートプログラムへ移行するか否かの情報が含まれ、移行する場合は拡張スタートアドレスレジスタ 16 の値がプログラムカウンタ 18 にセットされる。その結果、制御はカスタマイズされた拡張ブートプログラムへ移行し、オブジェクトプログラムの書き込み等が行われる。この際、パスワードを設ける等、カスタマイズすることにより不要な書き換えや消去を防止することができる。

【0025】なお、ブートプログラム制御レジスタ 17 に、ブートモード起動時のベクタアドレスを拡張ブートプログラムのスタートアドレスとする機能を持たせることにより、次回ブートモードでマイコンを起動した場合、ユーザが規定した拡張ブートプログラムから起動をさせることが可能となる。

【0026】このように、本実施形態のフラッシュメモリ混載マイコンでは、オンボードプログラミングを実現するために用意されているブートプログラムの仕様の変更/追加を、マイコンユーザが必要に応じて行えるようにブートプログラム領域の拡張を可能としたので、オンボードプログラム仕様を容易にカスタマイズ化することができ、第三者による不要な書き換え/消去を防ぐことができる。さらに、ブートプログラム仕様をユーザ側で変更してもらうことにより半導体メーカーの生産効率向上や在庫管理業務等の削減が可能となる。

【0027】図 2 は、本発明の第 2 実施形態に係るフラッシュメモリ混載マイコンの要部構成ブロック図であり、図 1 と共通する要素には同一の符号が付されている。

【0028】本実施形態は、上記第 1 実施形態において、拡張スタートアドレスレジスタ 16 及びブートプログラム制御レジスタ 17 をフラッシュメモリ 20 に置き換えて構成したものである。フラッシュメモリ 20 には、それぞれ拡張スタートアドレスレジスタ 16 及びブートプログラム制御レジスタ 17 に相当する拡張リセットベクタ・エリア 20a 及びブートプログラム制御データ・エリア 20b が設けられている。

【0029】ここで、拡張リセットベクタ・エリア 20a は、拡張ブートプログラムのスタートアドレスをブートモード時のリセットベクタ設定とするフラッシュメモリ領域であり、この拡張リセットベクタ・エリア 20a

り、オンボードプログラミングの効率向上できる。

【0030】

【発明の効果】以上詳細に説明したように、によれば、フラッシュメモリ内にブート拡張し、フラッシュメモリのデータ記憶領域プログラム用の拡張領域とユーザアプリケーション用の領域とに分割して使用するようオンボードプログラム仕様を容易にカスタムとができ、第三者による不要な書き換え、とが可能となる。さらに、ブートプログラムの側で変更してもらうことにより半導体率向上（少品種化）や在庫管理業務等のができる。すなわち、半導体メーカーにおいて、独自のオンボードプログラミングすることが可能となり、不要な書き換えソフトウェア改造防止に効果を発揮する。リテイルの面からユーザ毎にカスタマイズプログラムローダが必要となる場合に効果が顕著となる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態に係るフ

混載マイコンの要部構成ブロック図であ

【図 2】本発明の第 2 実施形態に係るフ

混載マイコンの要部構成ブロック図であ

【図 3】従来のフラッシュメモリ混載マ

示すブロック図である。

【符号の説明】

11 アドレスバス

12 データバス

13 CPU動作モード回路

14 マスクROM

15 フラッシュメモリ

16 拡張スタートアドレスレジスタ

17 ブートプログラム制御レジスタ

18 プログラムカウンタ

20 フラッシュメモリ

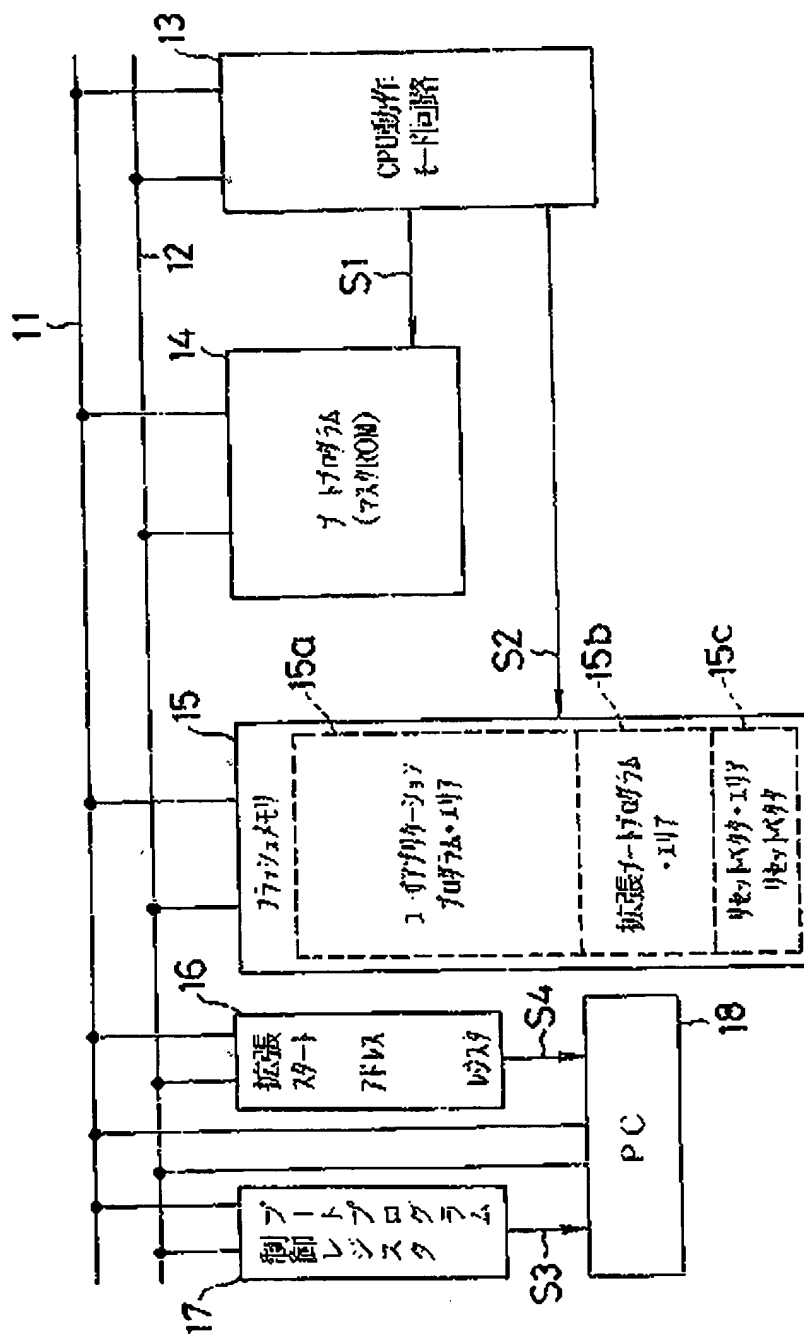
20a 拡張リセットベクタ・エリア

20b ブートプログラム制御データ・

特開平10

(5)

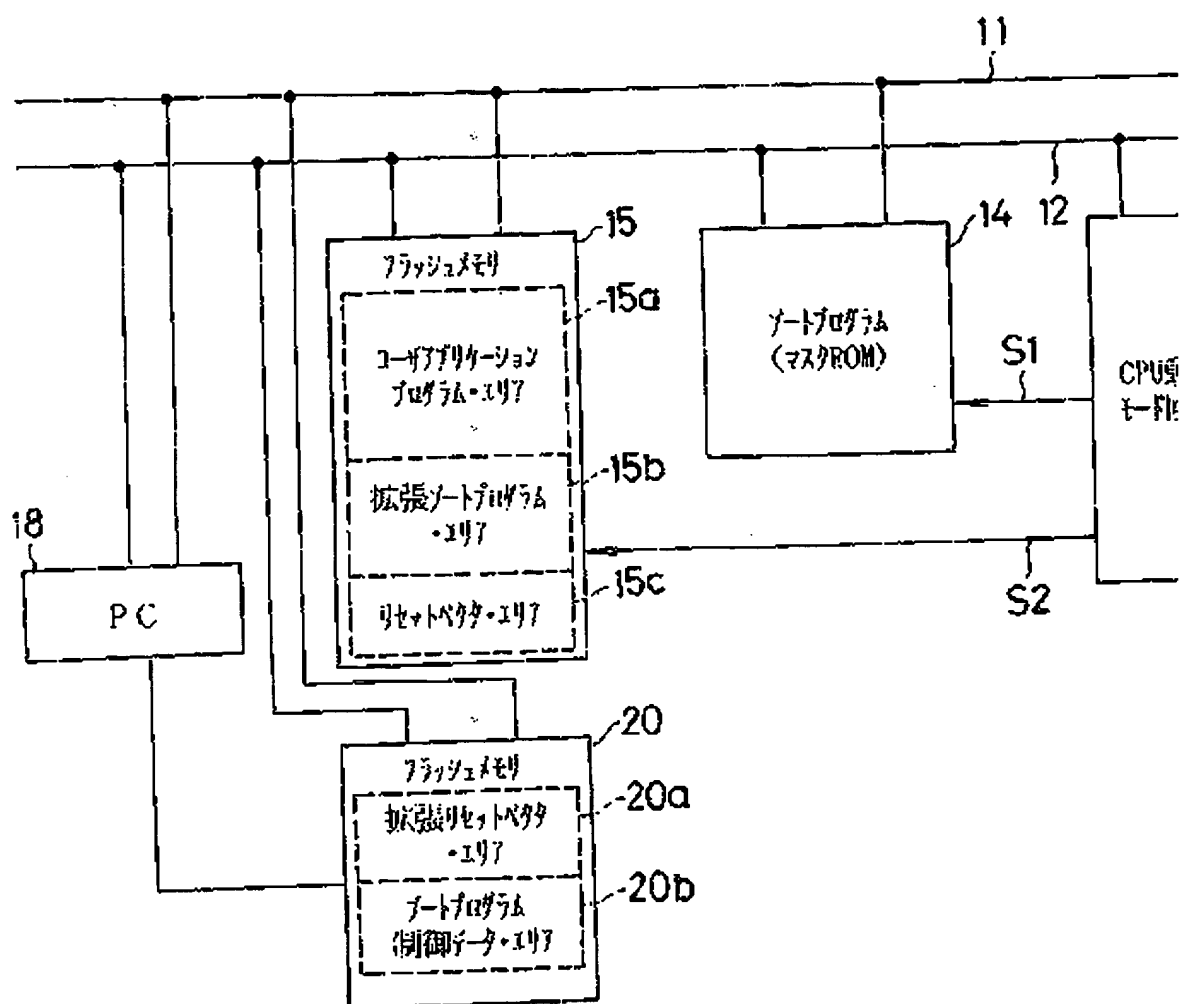
【図1】



(6)

特開平 10

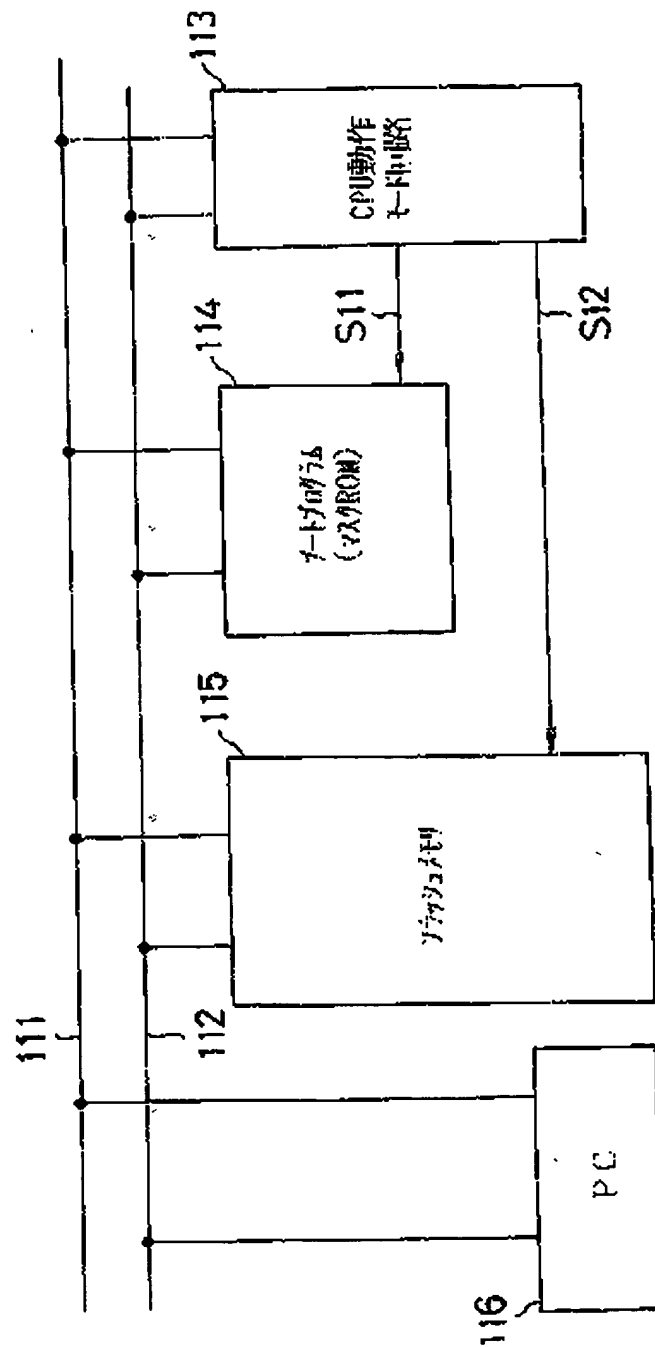
【図 2】



特開平10

(7)

【図3】



特開平10

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成13年9月28日(2001.9.28)

【公開番号】特開平10-55278

【公開日】平成10年2月24日(1998.2.24)

【年通号数】公開特許公報10-553

【出願番号】特願平8-210071

【国際特許分類第7版】

G06F	9/445	
	9/06	540
	15/78	510

【FI】

G06F	9/06	420 M
		540 M
	15/78	510 A

【手続補正書】

【提出日】平成12年11月21日(2000.11.21)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項3

【補正方法】変更

【補正内容】

【請求項3】 上記第1の記憶手段がマスクROMから成り、上記第2の記憶手段がフラッシュメモリから成ることを特徴とする請求項2記載のメモリ混載マイコン。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正内容】

【0004】このフラッシュメモリ混載マイコンのアドレスバス111及びデータバス112には、CPU動作モード回路113、マスクROM114、フラッシュメモリ115、及びプログラムカウンタ(PC)116が接続されている。CPU動作モード回路113は、各種の動作モードで装置全体の動作を制御し、マスクROM114は、オンボードプログラミングを實現するための

リットがある。さらに、マイコンユーザゼロTAT(Turn Aroundラッシュメモリ混載マイコンにTATが台も生ずる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】CPU動作モード回路13iモードでマイコン全体の動作を制御し、4は、当該マイコンでオンボードプログラムするためのブートプログラムを格納してi作モード回路13から出力された選択信号マスクROM14内のブートプログラムになっている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正内容】

【0023】マスクROM14トのブー

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.